

PATENT ABSTRACTS OF JAPAN

(11) Publication number :

11-274730

(43) Date of publication of application : 08.10.1999

(51) Int.Cl.

H05K 3/46

H05K 3/00

(21) Application number : 10-079392 (71) Applicant : NEC TOYAMA LTD

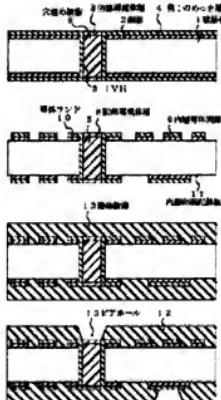
(22) Date of filing : 26.03.1998 (72) Inventor : FURUI YASUJI

(54) MANUFACTURE OF MULTILAYER PRINTED WIRING BOARD

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a high density multilayer printed wiring board which has a via hole on a conduction through hole (hereinafter called IVH) formed in a laminate which will serve as a core.

SOLUTION: An IVH 3 of a laminate 1 which is formed with a first plating layer 4 and has the conduction through hole (IVH 3) is filled with resin filler 5. After that, the resin filler 5 is etched by a desired depth to form a recessed resin etched section 6. In this recessed resin etched section 6, a via hole concentrical with the IVH 3 and connected to the IVH 3 is formed on the IVH 3 by forming a conductor layer by filling the recessed section 6 with plating or conductive paste and then building up photosensitive



resin and plating on the layer 7.

[Claim(s)]

[Claim 1]A manufacturing method of a multilayer board characterized by comprising the following.

A process of forming a breakthrough in a laminate sheet which has copper foil to both sides.

A process of forming the 1st plating layer in said laminate sheet surface containing said breakthrough.

A process of filling up with filling resin said breakthrough in which said 1st plating layer was formed.

A process of a request of said filling resin in said breakthrough carrying out depth etching, and forming a crevice in said breakthrough, A process of forming a conductor layer in said crevice, and a process of forming an internal-layer printed circuit board which etches said 1st plating layer and has a conductor land on an inner layer conductor circuit and said breakthrough surface in said laminate sheet surface, A process of covering insulating resin on said internal-layer printed circuit board surface, a process of forming a via hole so that said conductor layer of said crevice of this breakthrough may be exposed to said insulating resin on said breakthrough of said internal-layer printed circuit board, and a process of forming the 2nd plating layer in the surface of said insulating resin including said via hole.

[Claim 2]A manufacturing method of the multilayer board according to claim 1 which uses a chemical preparation method by alkaline permanganic acid, a plasma etching method, or a laser etching method as said method of said filling resin in said breakthrough to etch.

[Claim 3]A manufacturing method of the multilayer board according to claim 1 or 2 which formed a plating film in said laminate sheet surface so that said conductor layer of said crevice of said breakthrough might be filled up with said crevice, and formed said laminate sheet surface mechanical polishing or by carrying out chemical polishing until said 1st plating layer was subsequently exposed.

[Claim 4]A manufacturing method of the multilayer board according to claim 1 or 2 which formed said conductor layer of said crevice of said breakthrough by filling up said crevice with conductive paste.

[Claim 5]A manufacturing method of the multilayer board according to claim 1, 2, or 4 which uses conductive paste containing metal, or copper and palladium metal of silver and palladium as said conductive paste.

[Claim 6]A manufacturing method of the multilayer board according to any one of claims 1 to 5 which uses photosensitive or thermosetting insulating resin as insulating resin formed in said internal-layer printed circuit board surface.

[Claim 7]A manufacturing method of the multilayer board according to any one of claims 1 to 6 which uses a heat-hardened type or an ultraviolet curing type epoxy resin which added palladium metal as said filling resin.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the manufacturing method of the multilayer board by the build-up method about the manufacturing method of a multilayer board.

[0002]

[Description of the Prior Art] It is common to establish a conduction through hole (henceforth IVH) in the laminate sheet used as a core, in order to obtain the conduction of a rear surface in the manufacturing method of the multilayer board using the build-up method, and to fill up this IVH with resin. In order to obtain the conduction of this IVH and the upper circuit, in order that there may be no conductor circuit on resin of IVH, the method of extending the land of IVH of relevance or connecting the connecting land of IVH and the upper layer in a conductor circuit is adopted.

[0003] By these methods, since the densification of a circuit has restriction, the method of forming a conductor circuit on IVH is indicated by JP,H5-82945,A and JP,H6-275959,A. Below, these methods are explained with reference to drawing 4 and drawing 5. First, the breakthrough 3a is formed in the laminate sheet 1 which stuck the copper foil 2 as shown in drawing 4 (a) by drilling, punching work, etc. Next, as shown in drawing 4 (b), plating processing of the surface and the breakthrough 3a of this laminate sheet 1 is carried out. The 1st plating layer 4 is formed in the laminate sheet 1 and a breakthrough. The breakthrough which plating processing was carried out and was conductionized is called IVH3.

[0004] Next, as shown in drawing 4 (c), after being filled up with the filling resin 5 in IVH3 and making up for IVH3, as shown in drawing 4 (d), plating processing is performed again, and the 2nd plating layer 7 is formed in the surface of the filling resin 5, and the plating layer 4 surface of IVH1st.

[0005] Subsequently, the internal-layer printed circuit board 11 which etches the 1st plating layers 4 and 7 and copper foil 2 on the surface of a laminate sheet by publicly known DORAIFI film method, the electrodeposition resist method, etc., and has the conductor land 10 on the inner layer conductor circuit 9 and IVH3 as shown in drawing 4 (e) is obtained.

[0006] Then, as shown in drawing 5 (f), after applying the photosensitive insulating resin 12 to the surface of the internal-layer printed circuit board 11 by the publicly known build-up method, the via hole 13 is formed by the photograph method or the laser method. Since the conductor land 10 is on IVH3 in that case, the via hole 13 can be formed on the same axle of IVH3 (drawing 5 (g)).

[0007] Next, plating processing is performed to the surface of the photosensitive insulating resin 12, the 2nd plating layer 14 is formed, and the multilayer board 15 is manufactured by performing circuit formation (drawing 5 (i)).

[0008]

[Problem to be solved by the invention] However, the multilayer board 15

produced by doing in this way has the following problems.

[0009]It is that fine-lines-izing of an inner layer circuit is difficult for especially this multilayer board 15 in the first place first. Since plating processing is carried out twice in order that the Reason may form the conductor land 10 on IVH3, the thickness of conductor thickness, It becomes a thickness of not less than 50 micrometers which totaled the thickness (usually 12-18 micrometers) of the copper foil 2, and the thickness (about 20 micrometers) of the 1st plating layer 4 and the thickness (20 micrometers) of the 2nd plating layer 7, It is because the side etching amount of the side of the inner layer conductor circuit 9 and the conductor land 10 increases, the resolution of circuit formation worsens with the increase in etching time and it becomes difficult to form a fine circuit.

[0010]When fine circuit formation is considered, perform an after-plating etching process and it is possible but that a conductor layer thins as the 2nd plating layer [2nd] 7 is attached thinly or it is indicated by JP,H5-175653,A, and. In this case, since the conductor layer on IVH3 became thin similarly, there were the via hole 13 formed in the same axle and a problem that the connection reliability of IVH3 fell.

[0011]While this invention solves the above-mentioned problem and being able to form a via hole on the same axle of IVH, providing the manufacturing method of the high-density multilayer board which becomes possible also has fine circuit formation.

[0012]

[Means for solving problem]This invention is characterized by the manufacturing method of a multilayer board comprising the following.
The process of forming a breakthrough in the laminate sheet which has copper foil to both sides.

The process of forming the 1st plating layer in said laminate sheet surface containing said breakthrough.

The process of filling up with filling resin said breakthrough (henceforth IVH) in which said 1st plating layer was formed.

The process of a request of said filling resin in said IVH carrying out depth etching, and forming a crevice in said IVH, The process of forming a conductor layer in said crevice, and the process of forming the internal-layer printed circuit board which etches said 1st plating layer and has a conductor land on an inner layer conductor circuit and said IVH surface in said laminate sheet surface, The process of covering insulating resin on said internal-layer printed circuit board surface, the process of forming a via hole so that said conductor layer of said crevice of said IVH may be exposed to said insulating resin on said IVH, and the process of forming the 2nd plating layer in the surface of said insulating resin including said via hole.

[0013]As a formation method of said conductor layer to said crevice of said IVH in this invention, After said recessed parts forming, a plating film can be formed in said 1st plating layer surface so that it may be filled up with said

crevice, and mechanical polishing, the method of etching chemically, and the method of filling up said crevice with conductive paste selectively can be adopted so that said 1st plating layer may expose this plating film.

[0014]Since thickness of the copper etched at the time of inner layer conductor circuit formation of an internal-layer printed circuit board can be made thin in this invention, thinning of the inner layer conductor circuit of an internal-layer printed circuit board can be performed, Since thickness of the conductor layer on filling resin inside IVH can also be thickened, the effect that the connection reliability of IVH and a via hole can also be held highly can be acquired.

[0015]

[Mode for carrying out the invention]Next, the embodiment of the manufacturing method of the multilayer board of this invention is described with reference to Drawings.

[0016]Drawing 1 is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board of a 1st embodiment of this invention. Drawing 2 is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board following drawing 1. Drawing 3 is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board following drawing 2.

[0017]Reference of drawing 1 will form the breakthrough 3a in the laminate sheet 1 which stuck the copper foil 2 on both sides by drawing 1(a) first by drilling, punching work, etc. Subsequently, the 1st plating layer 4 is formed in the breakthrough 3a and the surface of the laminate sheet 1. The breakthrough 3a is electric-conduction-ized and is set to IVH3 (drawing 1(b)).

[0018]The 1st above-mentioned plating layer [1st] 4 is formed by the thickness attachment method of non-electrolytic copper plating, or the method of using together non-electrolytic copper plating and electrolytic copper plating. In order to secure the reliability of the conduction of IVH3, a thickness of about 20 micrometers is required for the plating thickness in that case.

[0019]Next, a gap is filled by being filled up with the filling resin 5 in IVH3 like drawing 1(c). As this resin, the PHP-900 IR-1 heat-curing type epoxy resin by for example, Sanei Chemical Industry Co., Ltd., etc. can be used, and it is about 140 ** in temperature after filling up IVH3 with the filling resin 5 by screen printing. After performing the baking powder for 30 minutes and making the filling resin 5 heat-harden, in order to smooth the surface of IVH3, the surface polish of the laminate sheet 1 is carried out by mechanical polish etc. Smooth nature of the 1st plating layer 4 and the surface of the filling resin 5 of IVH3 was able to be realized by what is necessary's being just to use a belt sander grinder etc., and using the high abrasive soap of surface smoothness, for example, Sankyo Rikagaku resin crossbelt RAXB AA#600, as a polishing method. Palladium metal may be added, in order to be able to use an ultraviolet curing type epoxy resin etc. besides a heat-hardened type epoxy

resin and to raise the adhesion of plating to these filling resin 5 as the filling resin 5.

[0020]Next, resin etching of the surface of the filling resin 5 with which IVH3 was filled up like drawing 1(d) is carried out in a depth of 10 to 20 micrometers, and a resin etching portion (henceforth the crevice 6) is formed on the filling resin 5. When the depth of the crevice 6 in this case becomes less than 10 micrometers, the problem that the connection reliability of the conductor layer layer 7 of the crevice 6 and a via hole falls arises. When the depth of this crevice 6 increases more than 20 micrometers, the increase in the processing time for filling up this crevice with plating, etc. arise. Therefore, as for control of the depth of this resin etching, it is important to manage so that it may be settled in a mentioned range.

[0021]As an etching method of the above-mentioned resin, the etching method by alkaline permanganate solution was used. First, resin is continuously performed swelling processing of resin and etched for about 10 minutes in alkali permanganate solution (**2 ** with the normality 1.0·1.2N, a permanganate concentration of 43·55 g/l, and a bath temperature of 75 **) with an alkaline aqueous solution (the alkali normality 0.7·0.8N, temperature of 70·80 **). Then, sulfuric acid (the normality 0.3·0.4N, temperature of 40·50 **) neutralizes, and etching of the filling resin 5 is completed. As an etching method of the filling resin 3, The laser-processing disposal method by CF₄/O₂, O₂, the plasma etching method by the plasma gas of Ar and an excimer laser, the YAG laser, CO₂ laser, etc. can also be used besides the chemical treating method by alkaline permanganic acid solution.

[0022]Next, as shown in drawing 1(e), the conductor layer 7 is formed in the 1st surface and crevice 6 of the plating layer 4 with electrolytic copper plating (it is called IVH surface plating). The thickness of the grade which embeds the crevice 6 of the filling resin 5 is required for the thickness of the conductor layer 7 in that case, and a thickness of at least 20 micrometers is needed.

[0023]Subsequently, the conductor layer 7 of the surface which became thick is thinned with mechanical polishing or chemical polishing by having carried out plating twice, as shown in drawing 2(f). Here, about 20 micrometers of surface conductor layers were ground by using the method of mechanical polishing, such as a belt sander, for example, Sankyo Rikagaku resin crossbelt RAXB AA#400. The surface conductor layer can process the thickness of only the copper foil 2 and the 1st plating layer 4 by this polish, and the laminate sheet 1 with which the height of the conductor layer (it is called the crevice conductor layer 8) of the crevice 6 became equivalent to the height of the 1st surface plating layer 4 is obtained.

[0024]Thus, a circuit is processed for the obtained laminate sheet 1 with a publicly known circuit formation method. It will not be limited especially if an etching step is included as the circuit formation method. For example, after performing [a dry film photo etching resist] electropainting for a lamination or electrodeposition type photo etching resist to a surface conductor layer, After exposing and developing etching resist, by etching by immersion or a

spraying method with etching reagents, such as cupric chloride or ferric chloride, As shown in drawing 2(g), the internal-layer internal-layer printed circuit board 11 which has the conductor land 10 is formed on the internal-layer inner layer conductor circuit 9 and IVH3.

[0025]Then, blackening treatment was carried out on the inner layer conductor circuit 9 surface and the conductor land 10 surface, and copper oxide was formed in them. This is carried out in order to raise the adhesion of a photopolymer, a conductor circuit, etc. which are applied to the next, and to carry out surface roughening of the surface of the inner layer conductor circuit 9 and the conductor land 10.

[0026]Next, as shown in drawing 2(h), the photosensitive insulating resin 12 (for example, epoxy resin) is applied by methods, such as a curtain coating machine, a roll coater, or screen-stencil, on the internal-layer printed circuit board 11. For example, after applying the photosensitive insulating resin 12 to about 60-micrometer thickness and carrying out set-to-touch [of about 1 hour] at the temperature of 90 ** by a curtain coating machine, the via hole for connecting IVH3 and the conductor layers (outer layer conductor circuit etc.) on the insulating resin 12 is formed by photo lithography. Namely, development removal of the insulating resin 12 (via-hole formed parts) which has not carried out photopolymerization with developing solutions, such as sodium carbonate solution of concentration, 1weight % is carried out after adhesion exposure using a mask film, The post baking or the ultraviolet rays cures for about 90 minutes (for example, UV irradiation of light exposure 600 mJ/cm², etc.) were performed at the temperature of 130 **, and as shown in drawing 2 (i), the via hole 13 was formed.

[0027]Next, surface roughening of the surface of the insulating resin 12 is carried out in alkali permanganate solution etc. in order to raise the degree of adhesion of the conductor layer formed in the surface of the insulating resin 12, and 0.1·1·micrometer-deep detailed unevenness is formed in the surface of the insulating resin 12.

[0028]Then, as shown in drawing 3 (j), it is immersed in a plating bath, and the 2nd plating layer 14 about 20 micrometers thick is formed by performing plating processing of non-electrolytic copper plating etc. Then, the multilayer board 16 with which formed the outer layer conductor circuit 15 with the publicly known circuit formation method, and the via hole 13 was formed on IVH3 as shown in drawing 3 (k) was obtained.

[0029]According to a 1st above-mentioned embodiment, although the via hole 13 was formed in photo lithography, a via hole can be formed even if it irradiates with laser beams, such as an excimer laser, an YAG laser, and CO₂ laser. In this case, thermosetting insulating resin may be used as the insulating resin 12.

[0030]Next, the manufacturing method of the multilayer board of a 2nd embodiment of this invention is explained. In the manufacturing method of the multilayer board of an embodiment of the invention. The 1st IVH surface plating and surface polish processing in an embodiment can be excluded by the

method of forming an inner layer conductor circuit and a conductor land in the crevice of IVH3 by etching after being filled up with conductive paste after etching of the filling resin 5 of IVH3 in a 1st above-mentioned embodiment. Since what is necessary is just to form conductive paste in a crevice with a depth of about 20 micrometers of IVH, it is easy to be filled up with conductive paste, and IVH smooth in the surface is obtained. Although the paste of silver or copper can be used as said conductive paste, the effect of improving the connection reliability of IVH and a via hole by conductive paste and the increase in adhesion of copper plating (non-electrolytic copper plating) with which the crevice was filled up is acquired by adding palladium metal to conductive paste.

[0031]

[Effect of the Invention]The 1st effect in the manufacturing method of the multilayer printed wiring of this invention is that formation of the via on the IVH same axle is attained, and the flexibility of wiring improves. The Reason is because the conductor layer is formed on the filling resin with which IVH was filled up. The 2nd effect of this invention is improving the circuit formation accuracy at the time of forming a fine circuit, and being able to achieve thinning. That Reason is because the thickness of the copper which carries out filled filling resin by fixed Mr. Fukashi, carries out restoration smoothing of the conductive layer with copper plating or conductive paste after etching and in this crevice, and is etched can be thinned.

[Brief Description of the Drawings]

[Drawing 1]It is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board of a 1st embodiment of this invention.

[Drawing 2]It is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board following drawing 1.

[Drawing 3]It is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the multilayer board following drawing 2.

[Drawing 4]It is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the conventional multilayer board.

[Drawing 5]It is an expanded sectional view of the substrate important section for explaining the process of the manufacturing method of the conventional multilayer board following drawing 4.

[Explanations of letters or numerals]

1 Laminate sheet

2 Copper foil

3 IVH

3a Breakthrough

4 The 1st plating layer

5 Filling resin

- 6 Crevice
- 7 Conductor layer
- 8 Crevice conductor layer
- 9 Inner layer conductor circuit
- 10 Conductor land
- 11 Internal-layer printed circuit board
- 12 Insulating resin
- 13 Via hole
- 14 The 2nd plating layer
- 15 Outer layer conductor circuit
- 16 Multilayer board

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願番号

特開平11-274730

(43)公開日 平成11年(1999)10月8日

(51)Int.Cl.^{*}
H 0 5 K 3/46

識別記号

F I
H 0 5 K 3/46

3/00

3/00

N
B
T
K

審査請求 有 請求項の数7 O.L (全 6 頁)

(21)出願番号 特願平10-79392

(71)出願人 000238931

富山日本電気株式会社

(22)出願日 平成10年(1998)3月26日

富山県下新川郡入善町入膳560番地

(72)発明者 古井 靖二

富山県下新川郡入善町入膳560番地 富山
日本電気株式会社内

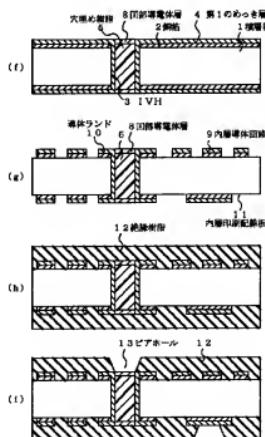
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 多層印刷配線板の製造方法

(57)【要約】

【課題】コアとなる積層板の導通スルーホール（以下、IVHという）上にピアホールを有する高密度多層印刷配線板の製造方法を提供する。

【解決手段】第1のめっき層4が形成され導通スルーホール（IVH3）を有する積層板1のIVH3に穴埋め樹脂5を充填後、この穴埋め樹脂5を所望の深さエッチングして凹部樹脂エッティング部分6を形成し、次いでこの凹部樹脂エッティング部分6に導電体層7をめっきあるいは導電ペーストで充填形成後感光性樹脂とめっきをビルドアップしてIVH3上に同軸状にIVH3に接続されたピアホールを形成する。



【特許請求の範囲】

【請求項1】 両面に銅箔を有する積層板に貫通孔を形成する工程と、前記貫通孔を含む前記積層板表面に第1のめっき層を形成する工程と、前記第1のめっき層を形成した前記貫通孔に穴埋め樹脂を充填する工程と、前記貫通孔中の前記穴埋め樹脂を所望の深さエッチングし前記貫通孔に凹部を形成する工程と、前記凹部に導電体層を形成する工程と、前記第1のめっき層をエッチングし前記積層板表面に内層導体回路と前記貫通孔表面に導体ランドを有する内層印刷配線板を形成する工程と、前記内層印刷配線板表面に絶縁樹脂を被覆する工程と、前記内層印刷配線板の前記貫通孔上の前記絶縁樹脂が該貫通孔の前記凹部の前記導電体層が露出するようにビアホールを形成する工程と、前記ビアホールを含む前記絶縁樹脂の表面に第2のめっき層を形成する工程とを含むことを特徴とする多層印刷配線板の製造方法。

【請求項2】 前記貫通孔中の前記穴埋め樹脂の前記エッチングする方法として、アルカリ性過マンガン酸による化学的処理法、プラズマエッチング方法またはレーザーエッチング方法を使用した請求項1記載の多層印刷配線板の製造方法。

【請求項3】 前記貫通孔の前記凹部の前記導電体層を、前記凹部を充填するようにめっき液を前記積層板表面に形成し、次いで前記第1のめっき層が露出するまで前記積層板表面を機械研磨あるいは化学研磨することにより形成した請求項1または2記載の多層印刷配線板の製造方法。

【請求項4】 前記貫通孔の前記凹部の前記導電体層を、前記凹部に導電性ペーストを充填することにより形成した請求項1または2記載の多層印刷配線板の製造方法。

【請求項5】 前記導電性ペーストとして、銀とパラジウムの金属あるいは銅とパラジウム金属を含む導電性ペーストを使用した請求項1、2または4記載の多層印刷配線板の製造方法。

【請求項6】 前記内層印刷配線板表面に形成する絶縁樹脂として感光性または熱硬化性の絶縁樹脂を使用した請求項1乃至請求項5のいずれかに記載の多層印刷配線板の製造方法。

【請求項7】 前記穴埋め樹脂としてパラジウム金属を添加した熱硬化型または紫外線硬化型エポキシ樹脂を使用した請求項1乃至請求項6のいずれかに記載の多層印刷配線板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は多層印刷配線板の製造方法に関する、特にビルトアップ法による多層印刷配線板の製造方法に関する。

【0002】

【從来の技術】 ビルドアップ法を用いた多層印刷配線板

の製造方法においては表裏の導通を得るためにコアとなる積層板に導通スルーホール（以下、IVHという）を設け、このIVHに樹脂を充填するのが一般的である。該IVHと上層の回路との導通を得るために、IVHの樹脂上には導体回路が無いため、該当のIVHのランドを延長するか、IVHと上層の接続ランドを導体回路でつなぐ方法が採用されている。

【0003】 これらの方法では回路の高密度化に制限があるために、IVH上に導体回路を形成する方法が特開平5-82945号公報や特開平6-275959号公報に示されている。以下に、これらの方法について図4、図5を参考して説明する。まず、図4(a)に示すように銅箔2を張り付けた積層板1に貫通孔3aをドリル加工やパンチング加工等により形成する。次に図4(b)に示すようにこの積層板1の表面および貫通孔3aをめっき処理する。積層板1および貫通孔3aのめっき層4が形成される。めっき処理され導通化された貫通孔をIVH3と呼ぶ。

【0004】 次に図4(c)に示すようにIVH3内に穴埋め樹脂5を充填してIVH3を穴埋めした後、図4(d)に示すように再度めっき処理を行い、穴埋め樹脂5の表面並びにIVH3のめっき層4表面に第2のめっき層7を形成する。

【0005】 次いで、図4(e)に示すように公知のドライフィルム法や電子レジスト法等により積層板表面の第1のめっき層4、7と銅箔2をエッチングして内層導体回路9とIVH3上に導体ランド10を有する内層印刷配線板11が得られる。

【0006】 その後、図5(f)に示すように公知のビルトアップ法により、感光性絶縁樹脂12を内層印刷配線板11の表面に塗布した後、フォト法又はレーザー法等によりビアホール13を形成する。その際IVH3上には導体ランド10があるためにIVH3の同軸間にビアホール13を形成することができる(図5(g))。

【0007】 次に、感光性絶縁樹脂12の表面にめっき処理を施し、第2のめっき層14を形成し、回路形成を行うことで多層印刷配線板15が製造される(図5(h))。

【0008】

40 【発明が解決しようとする課題】 しかしながらこのようにして得られた多層印刷配線板15は以下のよう問題点を有している。

【0009】 まず第一に、この多層印刷配線板15は、特に内層回路の微細化が難しいことである。その理由はIVH3上に導体ランド10を設けるためめっき処理を2回実施していることから、導体厚の厚みは、銅箔2の厚み(通常1.2~1.8μm)、第1のめっき層4の厚み(約2.0μm)と第2のめっき層7の厚み(2.0μm)を合計した5.0μm以上の厚さとなり、エッチング時間の増加に伴い、内層導体回路9並びに導体ランド10の側面

のサイドエッチング量が増え、回路形成の解像度が悪くなり、微細回路を形成することが難しくなるからである。

【0010】微細回路形成を考えた場合、2回目の第2のめっき層7を薄くつけるか、特開平5-175653号公報に開示されているように、めっき後エッチング処理を行い、導体層の薄化することが考えられるが、この場合はI VH3上の導体層も同様に薄くなるために同軸に形成するビアホール13とI VH3の接続信頼性が低下する問題点があった。

【0011】本発明は上記の問題点を解決し、I VHの同軸上にビアホールを形成出来るとともに、微細回路形成も可能となる高密度な多層印刷配線板の製造方法を提供することにある。

【0012】

【課題を解決するための手段】本発明の多層印刷配線板の製造方法は、両面に鋼箔を有する積層板に貫通孔を形成する工程と、前記貫通孔を含む前記積層板表面に第1のめっき層を形成する工程と、前記第1のめっき層を形成した前記貫通孔(以下、I VH1という)に穴埋め樹脂を充填する工程と、前記I VH中の前記穴埋め樹脂を所望の深さエッチングし前記I VHに凹部を形成する工程と、前記四部に導電体層を形成する工程と、前記第1のめっき層をエッチングし前記積層板表面に内層印刷配線板を形成する工程と、前記内層印刷配線板表面に絶縁樹脂を被覆する工程と、前記I VH上の前記絶縁樹脂に前記I VHの前記四部の前記導電体層が露出するようビアホールを形成する工程と、前記ビアホールを含む前記絶縁樹脂の表面に第2のめっき層を形成する工程とを含むことを特徴とする。

【0013】本発明における前記I VHの前記四部への前記導電体層の形成方法としては、前記四部形成後、前記四部を充填するように前記第1のめっき層表面にめっき膜を形成し、このめっき膜を前記第1のめっき層が露出するように機械研磨や化学的にエッチングする方法や、前記四部に導電性ペーストを選択的に充填する方法を採用することができる。

【0014】本発明においては、内層印刷配線板の内層導体回路形成時のエッチングする側の厚さを薄くすることができるために内層印刷配線板の内層導体回路の細線化ができ、またI VH内部の穴埋め樹脂上の導電体層の厚さも厚くするために、I VHとビアホールとの接続信頼性も高く保持できる効果を得ることができる。

【0015】

【発明の実施の形態】次に、本発明の多層印刷配線板の製造方法の実施の形態について図面を参照して説明する。

【0016】図1は、本発明の第1の実施の形態の多層印刷配線板の製造方法の工程を説明するための基板要部

の拡大断面図である。図2は図1に続く多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。また、図3は図2に続く多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。

【0017】図1を参照すると、まず図1(a)で両面に鋼箔2を張り付けた積層板1に貫通孔3aをドリル加工やパンチング加工等により形成する。次いで、積層板1の貫通孔3aと表面に第1のめっき層4を形成する。

10 貫通孔3aは導電化されI VH3となる(図1(b))。

【0018】上記の第1の第1のめっき層4は、無電解銅めっきの厚付け法や無電解銅めっきと電気銅めっきの併用法により形成される。その際のめっき厚はI VH3の導通の信頼性を確保するために $20\ \mu\text{m}$ 程度の厚みが必要である。

【0019】次に図1(c)のようにI VH3内に穴埋め樹脂5を充填し、穴埋めを実施する。この樹脂としては例えば、山米化学株式会社製のPH-P-9000-1R-1熱硬化型エポキシ樹脂等を使用することができ、スクリーン印刷法により、穴埋め樹脂5をI VH3に充填後、温度約140°Cで、30分間のベーキングを行い、穴埋め樹脂5を熱硬化させた後、I VH3の表面を平滑化するために、機械的研磨等により積層板1を表面研磨する。研磨方法としては、ベルトサンダー研磨機等を用いればよく、表面平滑度の高い研磨剤例えば三共理化学(株)製ジンクロスベルトRAXB AAA#600を用いることにより、第1のめっき層4とI VH3の穴埋め樹脂5の表面の平滑性を実現する事ができた。穴埋め樹脂5としては、熱硬化型エポキシ樹脂の他に紫外線硬化型のエポキシ樹脂等も使用でき、また、これらの穴埋め樹脂5にはめっきの密着性を向上させるためにバラジウム金属を添加してもよい。

【0020】次に図1(d)のようにI VH3に充填した穴埋め樹脂5の表面を $10\ \mu\text{m}$ から $20\ \mu\text{m}$ の深さで樹脂エッチングし、穴埋め樹脂5上に樹脂エッチング部分(以下、四部6という)を形成する。この際の四部6の深さが $10\ \mu\text{m}$ より少なくなった場合は、四部6の導電体層7とビアホールとの接続信頼性が低下する問題点が生じる。また、この四部6の深さが $20\ \mu\text{m}$ より多くなった場合は、めっきでこの四部を充填するための処理時間の増加等が生ずる。従って、この樹脂エッチングの深さのコントロールは上記範囲内に収まるように管理することが肝要である。

【0021】上記の樹脂のエッチング方法としてはアルカリ性過マンガン酸塩水溶液によるエッチング方法を使用した。また、アルカリ性水溶液(アルカリ規定度0.7~0.8N、温度70~80°C)で樹脂の膨潤処理を行い、続いてアルカリ性過マンガン酸塩水溶液(規定度1.0~1.2N、過マンガン酸塩濃度4.3~5.5g/

1、浴温75°C±2°Cで約10分間、樹脂をエッティングする。その後、硫酸(規定度0.3~0.4N、温度40~50°C)で中和し、穴埋め樹脂5のエッティングを完了する。なお、穴埋め樹脂3のエッティング方法として、アルカリ性過マンガン酸水溶液による化学処理方法の他にCF₄/O₂、O₂、Arのプラズマガスによるプラズマエッティング方法やエキシマレーザー、YAGレーザー、CO₂レーザー等によるレーザー加工処理方法を用いることができる。

【0022】次に図1(e)に示すように電気銅めっき(IVH表面めっきという)により、第1のめっき層4の表面並びに凹部6に導電体層7を形成する。その際の導電体層7の厚みは穴埋め樹脂5の凹部6を埋め込む程度の厚みが必要であり、最低でも20μmの厚みが必要となる。

【0023】次いで図2(f)に示すように2回めっきを実施したことにより厚くなった表層の導電体層7を機械研磨もしくは化学研磨によって薄化する。ここではベルトサンダー等の機械研磨の方法、例えば三共理化化学(株)製ジンクリースペルトRAX-A#4000を用いることにより、表層の導体層を約20μm研磨した。この研磨により表層の導体層は鋼箔2及び第1のめっき層4のみの厚みに加工でき、凹部6の導電体層(凹部導電体層といいう)の高さが表層の第1のめっき層4の高さと同等になった粗面層1が得られる。

【0024】このようにして得られた粗面層1を公知の回路形成方法で回路を加工する。その回路形成方法としてはエッティング工程を含むものであれば特に限定されるものではない。例えば、表層の導体層にドライフィルムフォトエッティングレジストをラミネートもしくは電着型フォトエッティングレジストを電子錆装を施した後、エッティングレジストを露光・現像した後、塩化第2銅、または塩化第2鉛等のエッティング液で浸漬、またはスプレーメソッドでエッティングすることにより、図2(g)に示すように内層内導体回路9、並びにIVH3上に導体ランド10を有する内層内印刷配線板11が形成される。

【0025】その後、内層導体回路9表面並びに導体ランド10表面に黒化処理を実施し、酸化銅を形成した。これは次に塗布する感光性樹脂と導体回路等との密着性向上させるために、内層導体回路9および導体ランド10の表面を粗面化する目的で実施される。

【0026】次に図2(h)に示すように内層印刷配線板11上に感光性の絶縁樹脂12(例えば、エポキシ樹脂)をカーテンコーティング、ロールコーティングまたはスクリーン印刷等の方法で塗布する。例えば、カーテンコーティングにより、感光性の絶縁樹脂12を約60μm厚に塗布し、温度90°Cで約1時間の指触乾燥を実施した後、IVH3と絶縁樹脂12上の導体層(外層導体回路等)とを接続するためのビアホールをフォトリソグリフィーで形成する。即ち、マスクフィルムを用いて密着錆光後、

1重量%濃度の塩酸ナトリウム水溶液等の現像液により重合していない絶縁樹脂12(ビアホール形成部分)を現像除去し、温度130°Cで約90分間のポストベーリングまたは紫外線キュア(例えば露光量600mJ/cm²の紫外線照射等)を行い、図2(i)に示すようにビアホール13を形成了。

【0027】次に絶縁樹脂12の表面に形成する導体層の密着度を向上させる目的で絶縁樹脂12の表面をアルカリ過マンガン酸鉄水溶液等で粗面化し、絶縁樹脂12の表面に深さ0.1~1μmの微細な凹凸を形成する。

【0028】その後、図3(j)に示すようにめっき浴に浸漬し、無電解銅めっき等のめっき処理を施すことにより約20μm程度の厚さの第2のめっき層14を形成する。その後、公知の回路形成方法により外層導体回路15を形成し、図3(k)に示すようにIVH3上にビアホール13が形成された多層印刷配線板16を得た。

【0029】上記の第1の実施の形態では、ビアホール13をフォトリソグリフィー的に形成したが、エキシマレーザー、YAGレーザー、CO₂レーザー等のレーザー光を照射してもビアホールを形成することができる。この場合には絶縁樹脂12としては熱硬化性の絶縁樹脂を使用してもよい。

【0030】次に、本発明の第2の実施の形態の多層印刷配線板の製造方法について説明する。本発明の実施の形態の多層印刷配線板の製造方法では、上記の第1の実施の形態におけるIVH3の穴埋め樹脂5のエッティング後、IVH3の凹部に導電性ベーストを充填後、エッティングにより内層導体回路と導体ランドを形成する方法で、第1の実施の形態におけるIVH表面めっきと表面研磨処理を省くことができる。導電ベーストはIVHの深さ20μm程度の凹部に形成すればよいので、導電ベーストが充填しやすく、表面が平滑なIVHが得られる。前記導電性ベーストとしては銅や錫のベーストが使用できるが、導電ベーストにパラジウム金属を添加することによって凹部に充填した導電ベーストと割めき(無電解銅めっき)の密着性増加によるIVHとビアホールの接続信頼性を向上する効果が得られる。

【0031】【効果の効果】本発明の多層印刷配線の製造方法における第1の効果はIVH回転上のビアの形成が可能となり配線の自由度が向上することである。その理由はIVHに充填した穴埋め樹脂上に導体層を形成しているためである。本発明の第2の効果は微細回路を形成する際の回路形成精度が向上し組立化がはかれることがある。その理由は充填した穴埋め樹脂を一定の深さまでエッティング後、この凹部に割めきや導電性ベーストで導電層を充填平滑化してエッティングする銅の厚さを薄化できるためである。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の多層印刷配線板の

製造方法の工程を説明するための基板要部の拡大断面図である。

【図2】図1に続く多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。

【図3】図2に続く多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。

【図4】従来の多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。

【図5】図4に続く多層印刷配線板の製造方法の工程を説明するための基板要部の拡大断面図である。

【符号の説明】

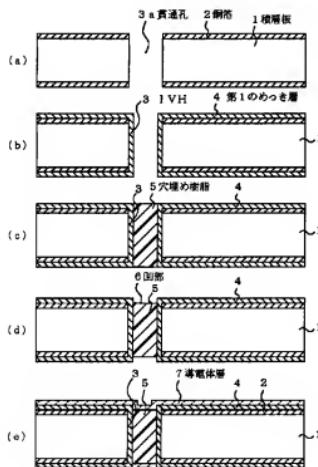
1 積層板

2 銅箔

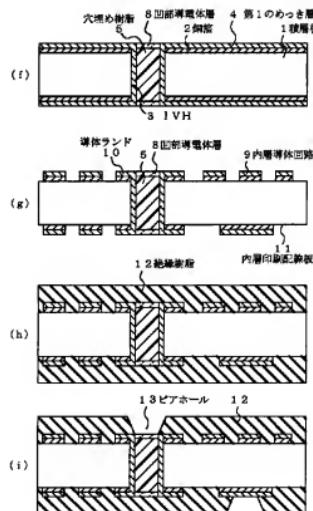
3 I VH

- * 3 a 貫通孔
- 4 第1のめっき層
- 5 穴埋め樹脂
- 6 四部
- 7 専電体層
- 8 四部導電体層
- 9 内層導体回路
- 10 導体ランド
- 11 内層印刷配線板
- 12 絶縁樹脂
- 13 ピアホール
- 14 第2のめっき層
- 15 外層導体回路
- * 16 多層印刷配線板

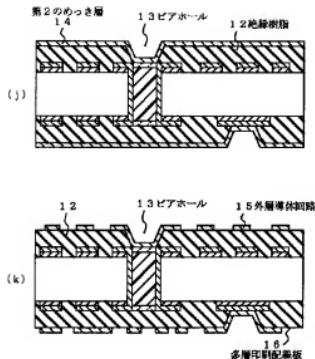
【図1】



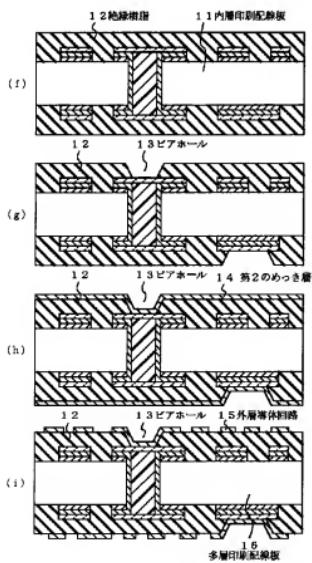
【図2】



【図3】



【図5】



【図4】

